

REED SMITH LLP
3110 Fairview Park Drive
Suite 1400
Falls Church, Virginia 22042
(703) 641-4200
August 28, 2003

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 9月 2日

出 願 番 号

Application Number:

特願2002-256573

[ST.10/C]:

[JP2002-256573]

出 願 人

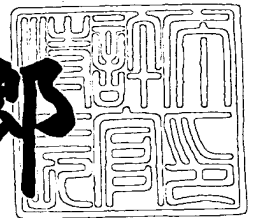
Applicant(s):

株式会社 日立ディスプレイズ

2003年 5月30日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3016551

【書類名】 特許願

【整理番号】 330200212

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/133

【発明者】

 【住所又は居所】 千葉県茂原市早野 3 3 0 0 番地 株式会社日立製作所
 ディスプレイグループ内

 【氏名】 栗原 博司

【特許出願人】

 【識別番号】 000005108

 【氏名又は名称】 株式会社日立製作所

【代理人】

 【識別番号】 100083552

 【弁理士】

 【氏名又は名称】 秋田 収喜

 【電話番号】 03-3893-6221

【手数料の表示】

 【予納台帳番号】 014579

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 表示装置

【特許請求の範囲】

【請求項 1】 基板面に、並設された複数のゲート信号線とこれら各ゲート信号線に交差して並設された複数のドレイン信号線とで囲まれる領域を画素領域とし、

これら画素領域にゲート信号線からの走査信号によって駆動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線から信号が供給される電極とを少なくとも有する画素を構成し、

前記各ドレイン信号線の少なくとも一端側から信号を供給する映像信号駆動回路を有し、

該映像信号駆動回路は、ある画素に対し、それより該映像信号駆動回路側に位置する画素よりも駆動能力を増大させる増幅器を介して信号を供給することを特徴とする表示装置。

【請求項 2】 基板面に、並設された複数のゲート信号線とこれら各ゲート信号線に交差して並設された複数のドレイン信号線とで囲まれる領域を画素領域とし、

これら画素領域にゲート信号線からの走査信号によって駆動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線から映像信号が供給される電極とを少なくとも有する画素を構成し、

前記各ドレイン信号線の少なくとも一端側から前記映像信号を供給し、該映像信号は階調生成用電圧を基に階調が付与されて生成される映像信号駆動回路を有し、

該映像信号駆動回路は、ある画素に供給する映像信号の生成に対し、それより該映像信号駆動回路側に位置する画素に供給する映像信号の生成の場合より、前記階調生成用電圧を大きくする手段を備えることを特徴とする表示装置。

【請求項 3】 基板面に、並設された複数のゲート信号線とこれら各ゲート信号線に交差して並設された複数のドレイン信号線とで囲まれる領域を画素領域とし、

これら画素領域にゲート信号線からの走査信号によって駆動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線から映像信号が供給される電極とを少なくとも有する画素を構成し、

前記各ドレイン信号線の少なくとも一端側から前記映像信号を供給する映像信号駆動回路と、前記各ゲート信号線の少なくとも一端側から前記走査信号を供給する走査信号駆動回路を有し、

該走査信号駆動回路は、あるゲート信号線に供給する走査信号のオン電圧に対し、それより該映像信号駆動回路側に位置するゲート信号線に供給する走査信号のオン電圧より大きくする手段を備えることを特徴とする表示装置。

【請求項 4】 前記駆動能力を調整する手段を備えたことを特徴とする請求項 1 に記載の表示装置。

【請求項 5】 前記諸調生成用電圧を調整する手段を備えたことを特徴とする請求項 2 に記載の表示装置。

【請求項 6】 あるゲート信号線に供給する走査信号のオン電圧に対し、それより該映像信号駆動回路側に位置するゲート信号線に供給する走査信号のオン電圧の大きさを調整する手段が備えられていることを特徴とする請求項 3 に記載の表示装置。

【請求項 7】 基板面に、並設された複数のゲート信号線とこれら各ゲート信号線に交差して並設された複数のドレイン信号線とで囲まれる領域を画素領域とし、

これら画素領域にゲート信号線からの走査信号によって駆動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線から信号が供給される電極とを少なくとも有する画素を構成し、

前記各ドレイン信号線の少なくとも一端側から前記信号を供給する映像信号駆動回路を有し、

該映像信号駆動回路の前記各ドレイン信号線への前記信号の供給は、ある画素に対し、それより該映像信号駆動回路側に位置する画素よりも遅延量を小さくして行なう手段を備えていることを特徴とする表示装置。

【請求項 8】 映像信号駆動回路に、フレーム開始情報と 1 ラインの表示デ

ータ毎に送出されるラッチパルスとが入力され、フレーム開始情報の入力によって前記ラッチパルスをカウントした走査ライン位置情報を出力させる走査ライン位置計測手段が備えられ、前記走査ライン位置情報によって、ある画素に対してそれより映像駆動回路側に位置する画素か否かを判定することを特徴とする請求項 1 ないし 7 のうちいずれかに記載の表示装置。

【請求項 9】 映像信号駆動回路には表示制御回路から表示データが伝送され、該表示データはライン毎のデータの間に帰線期間が含まれるとともに、この帰線期間内に走査ライン位置情報が前記表示制御回路から伝送され、前記走査ライン位置情報によって、ある画素に対してそれより映像駆動回路側に位置する画素か否かを判定することを特徴とする請求項 1 ないし 7 のうちいずれかに記載の表示装置。

【請求項 10】 映像信号駆動回路には表示制御回路からパルスが伝送され、前記表示制御回路には走査ライン位置情報に応じて前記パルスの幅を変換させる手段と、前記映像信号駆動回路には前記パルスの幅から前記走査ライン位置情報を読み取る手段が備えられ、前記走査ライン位置情報によって、ある画素に対してそれより映像駆動回路側に位置する画素か否かを判定することを特徴とする請求項 1 ないし 7 のうちいずれかに記載の表示装置。

【請求項 11】 基板面に、並設された複数のゲート信号線とこれら各ゲート信号線に交差して並設された複数のドレイン信号線とで囲まれる領域を画素領域とし、

これら画素領域にゲート信号線からの走査信号によって駆動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線から信号が供給される電極とを少なくとも有する画素を構成し、

前記各ドレイン信号線の少なくとも一端側から信号を供給する映像信号駆動回路、および前記各ゲート信号線の少なくとも一端側から信号を供給する走査信号駆動回路とを有し、

該走査信号回路は、各ゲート信号線を前記映像信号駆動回路から遠ざかる方向へ順次選択する信号の入力によって、前記映像信号駆動回路から遠ざかる方向から順次電圧降下された信号を出力させるデコーダを備えることを特徴とする表示

装置。

【請求項12】 基板面に、並設された複数のゲート信号線とこれら各ゲート信号線に交差して並設された複数のドレイン信号線とで囲まれる領域を画素領域とし、

これら画素領域にゲート信号線からの走査信号によって駆動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線から信号が供給される電極とを少なくとも有する画素を構成し、

前記各ドレイン信号線の少なくとも一端側から信号を供給する映像信号駆動回路、および前記各ゲート信号線の少なくとも一端側から信号を供給する走査信号駆動回路とを有し、

前記映像信号線回路に入力させる階調生成用電圧を前記走査信号駆動回路に対し遠い側から近い側にかけて順次電圧降下させる手段を備えることを特徴とする表示装置。

【請求項13】 基板面に、並設された複数のゲート信号線とこれら各ゲート信号線に交差して並設された複数のドレイン信号線とで囲まれる領域を画素領域とし、

これら画素領域にゲート信号線からの走査信号によって駆動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線から信号が供給される電極とを少なくとも有する画素を構成し、

前記各ドレイン信号線の少なくとも一端側から信号を供給する映像信号駆動回路、および前記各ゲート信号線の少なくとも一端側から信号を供給する走査信号駆動回路とを有し、

前記映像信号駆動回路は、走査信号駆動回路から順次遠ざかる各ドレイン信号線に映像信号を順次遅延させて供給する遅延手段を備えることを特徴とする表示装置。

【請求項14】 基板面に、並設された複数のゲート信号線とこれら各ゲート信号線に交差して並設された複数のドレイン信号線とで囲まれる領域を画素領域とし、

これら画素領域にゲート信号線からの走査信号によって駆動されるスイッチン

グ素子と、このスイッチング素子を介してドレイン信号線から信号が供給される電極とを少なくとも有する画素を構成し、

表示データが入力される演算手段と、この演算手段からの出力に基づいて前記各ドレイン信号線の少なくとも一端側から信号を供給する映像信号駆動回路を有し、

前記演算手段は、面内輝度傾斜に関する情報が入力され、この情報によって、輝度傾斜が発生する領域、およびその領域のうち最低あるいはそれに近い輝度レベルを検出し、該輝度レベルを基準レベルとして輝度傾斜の生じていない領域の表示データの輝度をその輝度に応じて低下させるとともに、輝度傾斜が生じている領域の各部分の表示データの輝度をその低下分に応じて前記基準レベルに対して輝度を向上させた補正データを前記映像信号駆動回路に出力させることを特徴とする表示装置。

【請求項 1 5】 前記補正データを、0 階調から前記最低あるいはそれに近い輝度レベルに対応する階調までの輝度範囲内において、0 階調から前記最低あるいはそれに近い輝度レベルに対応する階調以上の階調に振り分け、この振り分けられたデータを前記映像信号駆動回路に出力させることを特徴とする請求項 1 4 に記載の表示装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は表示装置に係り、たとえば液晶表示装置あるいは有機EL(Electro Luminescence)表示装置等の画像表示装置に関する。

【0 0 0 2】

【従来の技術】

このような表示装置として、いわゆるアクティブマトリクス型と称されるものが知られている。

【0 0 0 3】

すなわち、基板面に、並設された複数のゲート信号線とこれら各ゲート信号線に交差して並設された複数のドレイン信号線とで囲まれる領域を画素領域とし、

これら画素領域に、ゲート信号線からの走査信号によって駆動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線から信号が供給される電極とを少なくとも有する画素が構成されている。

【0004】

前記電極は、それと対になる他の電極との間に電界を発生させたり電流を流したり構成することによって、それらの間にある物質において光透過させたり自ら発光させたりしている。

【0005】

前者の場合はたとえば液晶表示装置に該当し、後者の場合はたとえば有機EL表示装置に該当する。

【0006】

【発明が解決しようとする課題】

このような表示装置は、近年、その表示面の大型化が要望されてきているが、それにともない、ゲート信号線あるいはドレイン信号線の長さを大きくしなければならず、それによる不都合によって表示装置の大型化にも制限が付されるのが実情である。

【0007】

すなわち、ゲート信号線あるいはドレイン信号線を長くした場合、それによって生じる抵抗および寄生容量によって、それぞれ供給される走査信号あるいは映像信号の波形に歪みが発生し、この信号波形の歪みが原因して表示面に輝度の高い領域と低い領域が発生し、いわゆる輝度むらとなって目視できるからである。

【0008】

本発明は、このような事情に基づいてなされたもので、その目的は輝度むらの発生を抑制できる表示装置を提供することにある。

【0009】

【課題を解決するための手段】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0010】

手段 1.

本発明による表示装置は、たとえば、基板面に、並設された複数のゲート信号線とこれら各ゲート信号線に交差して並設された複数のドレイン信号線とで囲まれる領域を画素領域とし、

これら画素領域にゲート信号線からの走査信号によって駆動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線から信号が供給される電極とを少なくとも有する画素を構成し、

前記各ドレイン信号線の少なくとも一端側から信号を供給する映像信号駆動回路を有し、

該映像信号駆動回路は、ある画素に対し、それより該映像信号駆動回路側に位置する画素よりも駆動能力を増大させる増幅器を介して信号を供給することの特徴とするものである。手段 1 として記述される表示装置の一例は、前記駆動能力を調整する手段を備えるものである。

【 0 0 1 1 】

手段 2.

本発明による表示装置は、たとえば、基板面に、並設された複数のゲート信号線とこれら各ゲート信号線に交差して並設された複数のドレイン信号線とで囲まれる領域を画素領域とし、

これら画素領域にゲート信号線からの走査信号によって駆動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線から映像信号が供給される電極とを少なくとも有する画素を構成し、

前記各ドレイン信号線の少なくとも一端側から前記映像信号を供給し、該映像信号は階調生成用電圧を基に階調が付与されて生成される映像信号駆動回路を有し、

該映像信号駆動回路は、ある画素に供給する映像信号の生成に対し、それより該映像信号駆動回路側に位置する画素に供給する映像信号の生成の場合より、前記階調生成用電圧を大きくする手段を備えることを特徴とするものである。手段 2 として記述される表示装置の一例は、前記階調生成用電圧を調整する手段を備えるものである。

【 0 0 1 2 】

手段 3.

本発明による表示装置は、たとえば、基板面に、並設された複数のゲート信号線とこれら各ゲート信号線に交差して並設された複数のドレイン信号線とで囲まれる領域を画素領域とし、

これら画素領域にゲート信号線からの走査信号によって駆動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線から映像信号が供給される電極とを少なくとも有する画素を構成し、

前記各ドレイン信号線の少なくとも一端側から前記映像信号を供給する映像信号駆動回路と、前記各ゲート信号線の少なくとも一端側から前記走査信号を供給する走査信号駆動回路を有し、

該走査信号駆動回路は、あるゲート信号線に供給する走査信号のオン電圧に対し、それより該映像信号駆動回路側に位置するゲート信号線に供給する走査信号のオン電圧より大きくする手段を備えることを特徴とする表示装置。

【 0 0 1 3 】

手段 4.

本発明による表示装置は、たとえば、手段 3 の構成を前提とし、あるゲート信号線に供給する走査信号のオン電圧に対し、それより該映像信号駆動回路側に位置するゲート信号線に供給する走査信号のオン電圧の大きさを調整する手段が備えられていることを特徴とするものである。

【 0 0 1 4 】

手段 5.

本発明による表示装置は、たとえば、基板面に、並設された複数のゲート信号線とこれら各ゲート信号線に交差して並設された複数のドレイン信号線とで囲まれる領域を画素領域とし、

これら画素領域にゲート信号線からの走査信号によって駆動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線から信号が供給される電極とを少なくとも有する画素を構成し、

前記各ドレイン信号線の少なくとも一端側から前記信号を供給する映像信号駆

動回路を有し、

該映像信号駆動回路の前記各ドレイン信号線への前記信号の供給は、ある画素に対し、それより該映像信号駆動回路側に位置する画素よりも遅延量を小さくして行なう手段を備えていることを特徴とするものである。

【 0 0 1 5 】

手段 6.

本発明による表示装置は、たとえば、手段 1 ないし 5 のうちいずれかの構成を前提とし、映像信号駆動回路に、フレーム開始情報と 1 ラインの表示データ毎に送出されるラッチパルスとが入力され、フレーム開始情報の入力によって前記ラッチパルスをカウントした走査ライン位置情報を出力させる走査ライン位置計測手段が備えられ、前記走査ライン位置情報によって、ある画素に対してそれより映像駆動回路側に位置する画素か否かを判定することを特徴とするものである。

【 0 0 1 6 】

手段 7.

本発明による表示装置は、たとえば、手段 1 ないし 5 のうちいずれかの構成を前提とし、映像信号駆動回路には表示制御回路から表示データが伝送され、該表示データはライン毎のデータの間に帰線期間が含まれるとともに、この帰線期間内に走査ライン位置情報が前記表示制御回路から伝送され、前記走査ライン位置情報によって、ある画素に対してそれより映像駆動回路側に位置する画素か否かを判定することを特徴とするものである。

【 0 0 1 7 】

手段 8.

本発明による表示装置は、たとえば、手段 1 ないし 5 のうちいずれかの構成を前提とし、映像信号駆動回路には表示制御回路からパルスが伝送され、前記表示制御回路には走査ライン位置情報に応じて前記パルスの幅を変換させる手段と、前記映像信号駆動回路には前記パルスの幅から前記走査ライン位置情報を読み取る手段が備えられ、前記走査ライン位置情報によって、ある画素に対してそれより映像駆動回路側に位置する画素か否かを判定することを特徴とするものである。

【 0 0 1 8 】

手段 9.

本発明による表示装置は、たとえば、基板面に、並設された複数のゲート信号線とこれら各ゲート信号線に交差して並設された複数のドレイン信号線とで囲まれる領域を画素領域とし、

これら画素領域にゲート信号線からの走査信号によって駆動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線から信号が供給される電極とを少なくとも有する画素を構成し、

前記各ドレイン信号線の少なくとも一端側から信号を供給する映像信号駆動回路、および前記各ゲート信号線の少なくとも一端側から信号を供給する走査信号駆動回路とを有し、

該走査信号回路は、各ゲート信号線を前記映像信号駆動回路から遠ざかる方向へ順次選択する信号の入力によって、前記映像信号駆動回路から遠ざかる方向から順次電圧降下された信号を出力させるデコーダを備えることを特徴とするものである。

【 0 0 1 9 】

手段 1 0.

本発明による表示装置は、たとえば、基板面に、並設された複数のゲート信号線とこれら各ゲート信号線に交差して並設された複数のドレイン信号線とで囲まれる領域を画素領域とし、

これら画素領域にゲート信号線からの走査信号によって駆動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線から信号が供給される電極とを少なくとも有する画素を構成し、

前記各ドレイン信号線の少なくとも一端側から信号を供給する映像信号駆動回路、および前記各ゲート信号線の少なくとも一端側から信号を供給する走査信号駆動回路とを有し、

前記映像信号線回路に入力させる階調生成用電圧を前記走査信号駆動回路に対し遠い側から近い側にかけて順次電圧降下させる手段を備えることを特徴とするものである。

【 0 0 2 0 】

手段 1 1 .

本発明による表示装置は、たとえば、基板面に、並設された複数のゲート信号線とこれら各ゲート信号線に交差して並設された複数のドレイン信号線とで囲まれる領域を画素領域とし、

これら画素領域にゲート信号線からの走査信号によって駆動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線から信号が供給される電極とを少なくとも有する画素を構成し、

前記各ドレイン信号線の少なくとも一端側から信号を供給する映像信号駆動回路、および前記各ゲート信号線の少なくとも一端側から信号を供給する走査信号駆動回路とを有し、

前記映像信号駆動回路は、走査信号駆動回路から順次遠ざかる各ドレイン信号線に映像信号を順次遅延させて供給する遅延手段を備えることを特徴とするものである。

【 0 0 2 1 】

手段 1 2 .

本発明による表示装置は、たとえば、基板面に、並設された複数のゲート信号線とこれら各ゲート信号線に交差して並設された複数のドレイン信号線とで囲まれる領域を画素領域とし、

これら画素領域にゲート信号線からの走査信号によって駆動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線から信号が供給される電極とを少なくとも有する画素を構成し、

表示データが入力される演算手段と、この演算手段からの出力に基づいて前記各ドレイン信号線の少なくとも一端側から信号を供給する映像信号駆動回路を有し、

前記演算手段は、面内輝度傾斜に関する情報が入力され、この情報によって、輝度傾斜が発生する領域、およびその領域のうち最低あるいはそれに近い輝度レベルを検出し、該輝度レベルを基準レベルとして輝度傾斜の生じていない領域の表示データの輝度をその輝度に応じて低下させるとともに、輝度傾斜が生じてい

る領域の各部分の表示データの輝度をその低下分に応じて前記基準レベルに対して輝度を向上させた補正データを前記映像信号駆動回路に出力させることを特徴とするものである。

【 0 0 2 2 】

手段 1 3 .

本発明による表示装置は、たとえば、手段 1 2 の構成を前提とし、前記補正データを、0 階調から前記最低あるいはそれに近い輝度レベルに対応する階調までの輝度範囲内において、0 階調から前記最低あるいはそれに近い輝度レベルに対応する階調以上の階調に振り分け、この振り分けられたデータを前記映像信号駆動回路に出力させることを特徴とするものである。

【 0 0 2 3 】

なお、本発明は以上の構成に限定されず、本発明の技術思想を逸脱しない範囲で種々の変更が可能である。

【 0 0 2 4 】

【発明の実施の形態】

以下、本発明による表示装置の実施例を図面を用いて説明をする。

【 0 0 2 5 】

実施例 1 .

《全体の構成》

まず、図 1 は本発明による表示装置、たとえば液晶表示装置の全体構成の一実施例を示す平面図である。

【 0 0 2 6 】

図 1 において、液晶を介して互いに対向配置される一対の透明基板 SUB 1、SUB 2 があり、該液晶は一方の透明基板 SUB 1 に対する他方の透明基板 SUB 2 の固定を兼ねるシール材 SL によって封入されている。

【 0 0 2 7 】

シール材 SL によって囲まれた前記一方の透明基板 SUB 1 の液晶側の面には、その x 方向に延在し y 方向に並設されたゲート信号線 GL と y 方向に延在し x 方向に並設されたドレイン信号線 DL とが形成されている。

【0028】

各ゲート信号線GLと各ドレイン信号線DLとで囲まれた領域は画素領域を構成するとともに、これら各画素領域のマトリクス状の集合体は液晶表示部ARを構成するようになっている。

【0029】

また、x方向に並設される各画素領域のそれぞれにはそれら各画素領域内に走行された共通の対向電圧信号線CLが形成されている。この対向電圧信号線CLは各画素領域の後述する対向電極CTに映像信号に対して基準となる電圧を供給するための信号線となるものである。

【0030】

各画素領域には、その片側のゲート信号線GLからの走査信号によって作動される薄膜トランジスタTFTと、この薄膜トランジスタTFTを介して片側のドレイン信号線DLからの映像信号が供給される画素電極PXが形成されている。

【0031】

この画素電極PXは、前記対向電圧信号線CLと接続された対向電極CTとの間に電界を発生させ、この電界によって液晶の光透過率を制御させるようになっている。

【0032】

前記ゲート信号線GLのそれぞれの一端は前記シール材SLを超えて延在され、その延在端は走査信号駆動回路Vの出力端子が接続される端子GLTを構成するようになっている。そして、この走査信号駆動回路Vには表示制御回路TCONから走査制御信号が入力されるようになっている。

【0033】

走査信号駆動回路Vは複数個の半導体装置（以下ゲートドライバGDと称す）からなり、互いに隣接する複数のゲート信号線GLどうしがグループ化され、これら各グループ毎に一個の半導体装置があてがわれるようになっている。このため、該半導体装置のそれぞれは各ゲート信号線GLの並設方向（y方向）に並設されて搭載されている。

【0034】

同様に、前記ドレイン信号線DLのそれぞれの一端は前記シール材SLを超えて延在され、その延在端は映像信号駆動回路Heの出力端子が接続される端子DLTを構成するようになっている。そして、この映像信号駆動回路Heには表示制御回路TCONから映像制御信号、および階調表示用リファレンス電圧生成手段SRVから階調に応じた電圧が供給されるようになっている。

【0035】

この映像信号駆動回路Heも複数の半導体装置（以下ソースドライバSDと称す）からなり、互いに隣接する複数のドレイン信号線DLどうしがグループ化され、これら各グループ毎に一個の半導体装置があてがわれるようになっている。このため、該半導体装置のそれぞれは各ドレイン信号線DLの並設方向（y方向）に並設されて搭載されている。

【0036】

また、前記対向電圧信号線CLはたとえば図中右側の端部で共通に接続され、その接続線はシール材SLを超えて延在され、その延在端において端子CLTを構成している。この端子からは映像信号に対して基準となる電圧が供給されるようになっている。

【0037】

前記各ゲート信号線GLは、走査信号駆動回路Vからの走査信号によって、その一つが順次選択されるようになっている。

【0038】

また、前記各ドレイン信号線DLのそれぞれには、映像信号駆動回路Heによって、前記ゲート信号線GLの選択のタイミングに合わせて映像信号が供給されるようになっている。

【0039】

なお、上述した実施例では、走査信号駆動回路Vおよび映像信号駆動回路Heは透明基板SUB1に搭載された半導体装置を示したものであるが、たとえば透明基板SUB1とプリント基板との間を跨って接続されるいわゆるテープキャリア方式の半導体装置であってもよく、さらに、前記薄膜トランジスタTFTの半導体層が多結晶シリコン（p-Si）から構成される場合、透明基板SUB1面

に前記多結晶シリコンからなる半導体素子を配線層とともに形成されたものであってもよい。

【0040】

また、上述した実施例では、透明基板SUB1からなる同一の基板に画素電極PXおよび対向電極CTを有するものであるが、たとえば対向電極CTが他方の透明基板SUB2側に設けるようにしてもよい。この場合、画素電極PXおよび対向電極CTをとともITO (Indium Tin Oxide)、ITZO (Indium Tin Zinc Oxide)、IZO (Indium Zinc Oxide)等の材料からなる透光性の導電層として形成し、画素電極PXを画素領域の大部分を占めて形成させ、対向電極CTを各画素領域に共通に形成したものが知られている。

【0041】

《ソースドライバ》

図2は、前記ソースドライバSDの一実施例を示したブロック図である。まず、液晶表示装置の外部から入力される表示データがデータラッチDR(1)に入力されるようになっている。このデータラッチDR(1)に入力される該表示データは、たとえば液晶表示装置の一つのゲート信号線GLに沿って配列される画素群に供給されるデータ、すなわち一ライン分のデータとなっている。

【0042】

ラッチアドレスセクタRASは、該表示データを集合体とする個々のデータが前記データラッチDR(1)のどのアドレスにラッチされるかを決定するようになっている。

【0043】

データラッチDR(1)に格納された前記表示データは、データラッチDR(2)に平行に移行され、これにより、データラッチDR(1)には次の一ライン分の表示データが格納されるようになる。

【0044】

データラッチDR(2)に格納された表示データはデコーダDDに移行され、このデコーダDDによって、該表示データを集合体とする個々のデータの内容に基づいてそれぞれ階調電圧からなる映像信号に変換されるようになる。なお、デ

ータラッチDD(2)に格納された表示データをデコーダに移行するのはラッチパルスによってなされるとともに、前記映像信号の階調電圧は該デコーダDDに供給されるリファレンス電圧(階調生成用電圧)を分圧することによって生成されるようになっている。

【0045】

さらに、階調電圧に変換された各映像信号はアンプAMPによって増幅された後に各ドレイン信号線DLに供給されるようになっている。

【0046】

そして、この実施例の場合、走査ライン位置情報がアンプに入力されるようになっている。ここで、走査ライン位置情報とは、走査信号(オン電圧)が供給されているゲート信号線GLを特定する情報であって、各ゲート信号GLをソースドライバSD側から順に数えた番号に相当する情報となっている。

【0047】

《アンプ》

図3は、前記ソースドライバSDのうちアンプAMPに相当する部分の一実施を示した回路図である。すなわち、前段のデコーダDDから一つのドレイン信号線DLに信号を供給する間に介在される回路を示している。

【0048】

図3において、たとえば4個のアンプ回路A1、A2、A3、A4をそれぞれ備え、これら各アンプ回路A1、A2、A3、A4はそれらの駆動力が異なり、各アンプ回路A1からA4かけて駆動力が順次大きくなっている。

【0049】

前記デコーダDDからの信号はこれら各アンプ回路A1、A2、A3、A4のそれぞれに入力され、それらの各入力はその駆動力に応じて増幅されて出力されるようになっている。

【0050】

一方、デコーダDD1には前記走査ライン位置情報が入力され、この走査ライン位置情報に基づいて4個の信号S0、S1、S2、S3が並列に出力されるようになっている。

【0051】

この場合、デコーダDD1内では、ゲート信号線GLの全部をソースドライバSD側から隣接するもの同士を順次グループ化して合計16 ($= 2^4$) 通りに分割し、最初のグループのゲート信号線群に前記走査ライン位置情報が属している場合には、S0、S1、S2、S3の各信号はそれぞれ、“1”、“0”、“0”、“0”の信号を出力するようになっている。また、次のグループのゲート信号線群に前記走査ライン位置情報が属している場合には、S0、S1、S2、S3の各信号はそれぞれ、“0”、“1”、“0”、“0”の信号を出力するようになっている。さらに、次のグループのゲート信号線群に前記走査ライン位置情報が属している場合には、S0、S1、S2、S3の各信号はそれぞれ、“1”、“1”、“0”、“0”の信号を出力するようになっている。

【0052】

ここで、前記信号S0の信号は前記アンプ回路A1からの出力をドレイン信号線DLに入力させるか否かを決定させる信号、前記信号S1の信号は前記アンプ回路A2からの出力を前記ドレイン信号線DLに入力させるか否かを決定させる信号、前記信号S2の信号は前記アンプ回路A3からの出力を前記ドレイン信号線DLに入力させるか否かを決定させる信号、前記信号S3の信号は前記アンプ回路A4からの出力を前記ドレイン信号線DLに入力させるか否かを決定させる信号となっている。

【0053】

この実施例では、たとえば前記信号S0の信号が“1”の場合は、アンプ回路A1からの出力はゲート信号線GLに出力されるようになっており、“0”の場合は、アンプ回路A1からの出力はゲート信号線GLに出力されないようになっている。

【0054】

すなわち、ゲート信号線GLの全部をソースドライバ側から隣接するもの同士を順次グループ化して合計16 ($= 2^4$) 通りに分割した場合の最初のグループのゲート信号線群には、前記S0、S1、S2、S3の各信号がそれぞれ、“1”、“0”、“0”、“0”の信号であることに基づき、ドレイン信号線DLに

はアンプ回路A1（駆動能力“1”）のみを介して増幅された信号が供給されることになる。

【0055】

また、次のグループのゲート信号線群には、前記S0、S1、S2、S3の各信号がそれぞれ、“0”、“1”、“0”、“0”の信号であることに基づき、ドレイン信号線DLにはアンプ回路A2（駆動能力“2”）のみを介して増幅された信号が供給されることになる。

【0056】

さらに、次のグループのゲート信号線群には、前記S0、S1、S2、S3の各信号がそれぞれ、“1”、“1”、“0”、“0”の信号であることに基づき、ドレイン信号線DLには、アンプ回路A1（駆動能力“1”）およびアンプ回路A2（駆動能力“2”）のそれぞれを介して増幅された信号が供給されることになる。すなわち、結果として駆動能力“3”によって増幅された信号が供給されることを意味する。

【0057】

このように、以降の各グループのゲート信号線群にも、最後のグループのゲート信号線群に至るまで駆動能力が順次増加された信号がドレイン信号線DLに供給されることになる。

【0058】

換言すれば、各ゲート信号線GLの走査に応じて、ソースドライバSDはそれから近い画素から遠い画素に至るまでドレイン信号線DLを通して映像信号を供給しなければならないが、その過程において16（ $=2^4$ ）分割された各段階毎に映像信号の電圧が上昇することになる。

【0059】

図4は、走査ライン位置情報がたとえば30の場合と700の場合とを例にとり、それぞれの場合のS0～S3の信号、アンプ回路A1、A2、A3、A4による駆動能力、画素に印加される映像信号の波形を示す説明図である。

【0060】

この場合、走査ライン位置情報が30の場合とは、ソースドライバSD側から

30本目のゲート信号線GLに走査信号を供給している場合に相当し、走査ライン位置情報が700の場合とは、ソースドライバSD側から700本目のゲート信号線GLに走査信号を供給している場合に相当する。

【0061】

また、S0～S3の信号が1ということは、S0、S1、S2、S3の各信号がそれぞれ“1”、“0”、“0”、“0”であることを意味し、S0～S3の信号が14ということは、S0、S1、S2、S3の各信号がそれぞれ“0”、“1”、“1”、“1”であることを意味する。

【0062】

さらに、アンプ回路A1、A2、A3、A4による駆動能力が1ということは、アンプ回路A1のみを介したデコーダ出力がドレイン信号線DLに供給されることを意味し、駆動能力が14ということは、アンプ回路A2、A3、A4のそれぞれを介したデコーダ出力がドレイン信号線DLに供給されることを意味する。

【0063】

走査ライン位置情報がたとえば30、700の場合、ソースドライバSDからの映像信号の波形は走査ライン位置情報が大きな値を有するに従い立ち上がりが早くなる。

【0064】

そして、前記各走査ライン位置情報に対応する画素にはドレイン信号線DLの長さに応じて抵抗あるいは時定数の関係から、順次波高値も小さくなり、立ち上がりも滑らかになる。

【0065】

このことは、液晶表示部AR全体として観た場合、各画素に供給される映像信号の波形の均一化が図れ、ドレイン信号線DL方向に輝度傾斜のない表示ができることを意味する。

【0066】

実施例2.

図5は、本発明による表示装置の一実施例を示す回路図で、図2に示したソー

スドライバSDにて、そのデコーダDDに供給する階調生成用リファレンス電圧を走査ライン位置情報によって可変しようとするものである。

【 0 0 6 7 】

すなわち、図5において、走査ライン位置情報は、走査信号を供給するゲート信号線GLの位置に対応し、ソースドライバSD側から順に1、2、3、……に相当する情報となっている。

【 0 0 6 8 】

この走査ライン情報は、D/A変換手段DA1に入力され、前記走査ライン情報の値に応じて、すなわち、該走査ライン情報の値が少ない場合には小さな階調生成用電圧 V_{top} が出力され、該走査ライン情報の値が大きい場合には大きな階調生成用電圧 V_{top} が出力されるようになっている。換言すれば、階調生成用電圧 V_{top} をある幅に設定し、その幅をゲート信号線GLの本数に応じてソースドライバSD側から順次電圧を上昇させる構成となっている。

【 0 0 6 9 】

このように階調生成用電圧 V_{top} が得られれば、分圧抵抗によって、階調生成用レファレンス電圧は、たとえば V_0 、 V_1 、 V_2 、 V_3 、 V_4 、 V_5 、 V_6 、 V_7 のように8階調に区分けされた電圧を得ることができる。

【 0 0 7 0 】

なお、この各階調生成用レファレンス電圧 V_0 から V_7 は、図2に示すソースドライバSDのデコーダDDによって、データラッチDR(2)からの信号に含まれる階調情報に基づいて、その一つが選択されてアンプに出力されるようになっている。

【 0 0 7 1 】

図6は、ソースドライバSDの近端側から遠端側へのゲート信号線GLの選択による走査ライン位置情報に応じた、階調生成用電圧 V_{top} の変化の様子、および該階調生成用電圧 V_{top} によって得られる階調生成用レファレンス電圧 $V_0 \sim V_7$ の変化の様子を示した説明図である。

【 0 0 7 2 】

ゲート信号線GLがソースドライバSDから遠ざかるにつれ、ソースドライバ

S D から出力される映像信号（階調電圧）が大きくなることから、実施例 1 に示したと同様に、映像信号の波形はその立ち上がりが早くなる。

【 0 0 7 3 】

実施例 3.

図 7 は、本発明による表示装置の一実施例を示す回路図で、図 2 に示したゲートドライバ G D にて、各ゲート信号線 G L に供給する走査信号（オン電圧）を走査ライン位置情報によって可変しようとするものである。

【 0 0 7 4 】

すなわち、図 7 に示すように、前記走査ライン位置情報が D / A 変換手段 D A 2 に入力され、該 D / A 変換手段 D A 2 から該走査ライン位置情報に対応した電圧の走査信号（オン電圧）が出力されるようになっている。換言すれば、走査ライン位置情報が 1（ソースドライバ S D に近接する一番目のゲート信号線 G L に走査信号を供給する際に出力される）の場合、1 の割合の波高値をも走査信号（オン電圧）が出力されて該ゲート信号線 G L に出力され、走査ライン位置情報が 2（ソースドライバ S D に近接する二番目のゲート信号線 G L に走査信号を供給する際に出力される）の場合、2 の割合の波高値をも走査信号（オン電圧）が出力されて該ゲート信号線 G L に出力され、以下、同様に繰り返される。

【 0 0 7 5 】

図 8 は、ソースドライバ S D の近端側から遠端側へのゲート信号線 G L の選択による走査ライン位置情報に応じた、走査信号（オン電圧）の変化の様子、および走査ライン位置情報がたとえば 3 0 の場合と 7 0 0 の場合とを例にとり、それぞれの場合の走査信号の波形を示す図である。

【 0 0 7 6 】

画素の薄膜トランジスタ T F T は、そのオン状態でもさらに走査信号の電圧を上昇させるとその抵抗値が減少する。このため、ゲート信号線 G L の遠端の画素に走査信号（オン電圧）を書き込む際には、その書き込み時定数を減少させることができる。一方、ドレイン信号線 D L を通して映像信号（電圧）を書き込む場合、ドレイン信号線 D L の遠端ほど遅いため、両者が相殺されることになる。結果として画素に加わる電圧は近端、遠端も同様になるようにすることができる。

【 0 0 7 7 】

実施例 4.

図 9 は、本発明による表示装置の他の実施例を示す回路図で、図 5 と対応した図となっているとともに、実施例 2 に対してさらなる改良を施したものとなっている。

【 0 0 7 8 】

図 5 の場合と比較して異なる構成は、D/A 変換手段 DA 2 の入力として、走査ライン位置情報の他に調整量変更情報が入力されるように構成されている。

【 0 0 7 9 】

調整量変更情報は、たとえば液晶表示パネルの大きさ、あるいは画素の構成の相違によって値が異なる情報となっている。ドレイン信号線 DL の負荷はそれらによって変化するからである。

【 0 0 8 0 】

また、この調整量変更情報は、たとえば 1、2、3、……のような値のデータを任意に入力させることによって生成されるようになっている。

【 0 0 8 1 】

図 1 0 は、ソースドライバ SD の近端側から遠端側へのゲート信号線 GL の選択による走査ライン位置情報に応じた、階調生成用電圧 V_{top} の変化の様子を示す図で、調整量変更情報の値（たとえば 1 および 2）に応じて該階調生成用電圧 V_{top} の傾斜が変化していることを示している。

【 0 0 8 2 】

これにより、液晶表示パネルの種々の大きさ、解像度のものに対して、最適な電圧調整量を得ることができる。

【 0 0 8 3 】

実施例 5.

図 1 1 は、本発明による表示装置の他の実施例を示す回路図で、図 2 と対応した図となっている。

【 0 0 8 4 】

同図において、図 2 に示すソースドライバ SD においてそのデータラッチ DR

(2) に入力されるラッチパルスを出力切り替え信号として用い、この出力切り替え信号を走査ライン位置情報に応じて遅延させ、この遅延された信号を新たに形成されたラッチパルスとして用いることにある。

【 0 0 8 5 】

すなわち、図 1 1 に示すように、遅延手段 DM があり、この遅延手段 DM には前記出力切り替え信号と走査ライン位置情報が入力されている。また、この遅延手段 DM の出力であるラッチパルスはデータラッチ DR (2) に入力されている。

【 0 0 8 6 】

ここで、走査ライン位置情報は、走査信号を供給するゲート信号線 GL のソースドライバ SD 側から何番目に位置するかを示す値からなり、たとえば 1、2、3、……に相当する情報となっている。

【 0 0 8 7 】

図 1 2 は、ソースドライバ SD の近端側から遠端側へのゲート信号線 GL の選択による走査ライン位置情報に応じた、ソースドライバ SD からの映像信号の遅延量の変化を示す図である。

【 0 0 8 8 】

すなわち、たとえば走査ライン位置情報が 3 0 の場合、ソースドライバ SD からの映像信号の遅延量は比較的大きくなっており、また、走査ライン位置情報が 7 0 0 の場合、ソースドライバ SD からの映像信号の遅延量は比較的小さくなっている。この映像信号の遅延量は、走査ライン位置情報の値が大きくなるにつれ、それに応じて順次小さくなるようになっている。

【 0 0 8 9 】

このように構成した場合、ソースドライバ SD の近端に位置する画素への電圧（映像信号）書き込み時間は短く、遠端に位置する画素への電圧（映像信号）書き込みは長くすることができ、結果として、各画素に加わる電圧（映像信号）の書き込みは、近端、遠端においてもほぼ同一とすることができる。

【 0 0 9 0 】

実施例 6.

図 1 3 は、本発明による表示装置の他の実施例を示す回路図で、図 2 と対応した図となっている。

【 0 0 9 1 】

この実施例では、上述した各実施例で用いられていた走査ライン位置情報をソースドライバ S D に組み込ませた走査ライン位置計測手段 G L M によって得るようにしていることにある。

【 0 0 9 2 】

図 1 3 において、まず、ソースドライバ S D のデータラッチ D R (2) に入力される、表示データの 1 ライン情報ごとに取り出される 1 パルス、すなわちラッチパルスを走査ライン位置計測手段 G L M にも入力させるようにしている。

【 0 0 9 3 】

この走査ライン位置計測手段 G L M には、フレーム開始情報が入力され、このフレーム開始情報によって、前記ラッチパルスのアップカウントが起動されるようになっている。これにより、ゲート信号線 G L のソースドライバ S D 側から順次走査していく際に、それに応じて 1、2、3、4、……に相当する走査ライン位置情報が得られるようになっている。

【 0 0 9 4 】

該走査ライン位置情報は、この実施例の場合はたとえばアンプに出力させているが、これに限定されることはなく、これまでに示した各実施例あるいはこれから説明する各実施例において必要な回路に入力させることができる。

【 0 0 9 5 】

図 1 4 は、上述したフレーム開始情報、ラッチパルスとのタイミングチャートと、これにより得られる走査ライン位置情報との関係を示した図である。なお、次のフレーム開始情報を入力した際には、走査ライン位置計測手段はいままでカウントされたカウント値がリセットされることはいうまでもない。

【 0 0 9 6 】

これにより、ソースドライバ S D にはフレーム開始情報の入力端子を設けるだけで済み構成を簡単にすることができる。

【 0 0 9 7 】

実施例 7.

図 1 5 は、本発明による表示装置の他の実施例を示す回路図で、表示制御回路 TCON とソースドライバ SD との間の信号伝送を示した図である。

【0098】

図 1 5 において、表示制御回路 TCON からソースドライバ SD へ表示データが伝送されるが、この表示データはその一ラインにおけるデータの間に帰線期間を含むものとなっている。

【0099】

そして、表示制御回路 TCON は、この帰線期間において、走査ライン位置情報を伝送させるようにしている。この場合、表示データバスは、表示データの送出時から帰線期間の切り替わり時において、表示データ送出から走査ライン位置情報の送出に切り替えられるようになっている。

【0100】

一方、ソースドライバ SD は、表示データの入力時において、その表示データはデータラッチ DR (1) に入力され、それ以外の帰線期間において、走査ライン位置情報を得るようになっている。

【0101】

図 1 6 は、表示データバスに伝送される表示データと走査ライン位置情報、およびソースドライバ SD 内において、ラッチされる走査ライン位置情報の関係を示す図である。

【0102】

これにより、表示制御回路 TCON、およびソースドライバ SD とともに特別な信号端子を設ける必要がなくなる。

【0103】

実施例 8.

図 1 7 は、本発明による表示装置の他の実施例を示す回路図で、表示制御回路 TCON とソースドライバ SD との間の信号のうちラッチパルスの伝送を示した図である。

【0104】

図 1 7 において、表示制御回路 T C O N からソースドライバ S D へ送出されるラッチパルスのそれぞれには走査ライン位置情報が重畳されていることにある。

【 0 1 0 5 】

すなわち、表示制御回路 T C O N 内のラッチパルス生成手段には走査ライン位置情報が入力され、該ラッチパルス生成手段から出力されるラッチパルスの幅の長短に応じた走査ライン位置情報が重畳されるようになっている。

【 0 1 0 6 】

走査ライン位置情報が 1、2、3、4、……と順次入力されるにともない、それぞれラッチパルスの幅は 1 倍、2 倍、3 倍、4 倍、……となってソースドライバ S D に送出される。この場合の各ラッチパルスはその立ち上がりでデータラッチ D R (2) を駆動させるようにしている。換言すれば、表示制御回路 T C O N には走査ライン位置情報に応じて前記ラッチパルスの幅を変換させる手段が備えられている。

【 0 1 0 7 】

また、ソースドライバ S D に入力された前記各ラッチパルスはデータラッチ D R (2) に入力される前段で、パルス幅測定手段にも入力され、このパルス幅測定手段によって、1、2、3、4、……に相当する走査ライン位置情報を取り出すようになっている。換言すれば、前記ソースドライバ S D には前記ラッチパルスの幅から前記走査ライン位置情報を読み取る手段が備えられている。

【 0 1 0 8 】

図 1 8 は、表示制御回路 T C O N からソースドライバ S D へ送出されるラッチパルスとそれに重畳される走査ライン位置情報との関係を示した図である。

【 0 1 0 9 】

これにより、表示制御回路 T C O N、およびソースドライバ S D とともに特別な信号端子を設ける必要がなくなる。

【 0 1 1 0 】

実施例 9.

図 1 9 は、本発明による表示装置の他の実施例を示す説明図で、複数のゲートドライバ G D からなる走査信号駆動回路のうちの一つのゲートドライバ G D の構

成を示している。

【0111】

図19に示すように、起動パルスがシフトレジスタSRに入力され、該シフトレジスタSRはその各出力から順次信号を出力する。この信号は、レベルシフタRSに入力され所定の電圧値になって電圧選択信号として出力されるようになる。

【0112】

さらに、この電圧選択信号はデコーダDD3に入力され、該デコーダDD3からは各ゲート信号線GLに所定の電圧にした走査信号（オン信号）を出力させるようになっている。この場合、各ゲート信号線GLに供給される走査信号（オン信号）はソースドライバSD側から遠ざかるに従い、その電圧が順次大きくなるようになっている。

【0113】

図20は、前記デコーダの構成の一実施例を示す回路図であり、隣接する任意の二つのゲート信号線GL（ n 、 $n+1$ ）に走査信号を出力される部分を示している。

【0114】

デコーダ内において、 n のゲート信号線GLは電圧信号選択手段 VS_n に接続され、 $n+1$ のゲート信号線GLは電圧信号選択手段 VS_{n+1} に接続されている。

【0115】

レベルシフタからの対応する電圧選択信号 n はオフ電圧とともに該電圧信号選択手段 VS_n に入力されるようになっている。また、レベルシフタからの対応する電圧選択信号 $n+1$ は前記オフ電圧とともに該電圧信号選択手段 VS_{n+1} に入力されるようになっている。

【0116】

また、各電圧選択手段 VS_n 、 VS_{n+1} にはオン電圧が入力されるようになっており、このオン電圧はソースドライバSDと反対側の方向から各ゲート信号線GL毎に電圧降下手段によってそれぞれ電圧降下された信号、たとえば電圧選

択手段 VS_{n+1} にはオン電圧 $n+1$ が、電圧選択手段 VS_n にはオン電圧 n が入力されるようになっている。

【0117】

そして、電圧選択手段 VS_n は、電圧選択信号 n の入力（オン信号）によってオン電圧 $n+1$ が選択され、それ以外の場合（オフ信号）にはオフ電圧が選択されるようになっている。同様に、電圧選択手段 VS_{n+1} は、電圧選択信号 $n+1$ の入力（オン信号）によってオン電圧 $n+2$ が選択され、それ以外の場合（オフ信号）にはオフ電圧が選択されるようになっている。

【0118】

図21は、前記電圧選択手段 VS_n 、 VS_{n+1} のそれぞれに入力される電圧選択信号 n 、 $n+1$ と、該電圧選択手段 VS_n 、 VS_{n+1} から出力されるオン電圧 $n+1$ 、 $n+2$ の関係を示したタイミングチャートである。ゲート信号線 $GL(n+1)$ に供給される走査信号（オン信号）はゲート信号線 $GL(n)$ に供給される走査信号（オン信号）よりも大きな電圧値を有するようになっている。

【0119】

実施例10.

図22は、本発明による表示装置の他の実施例を示す図で、複数のソースドライバSDのうち、隣接する任意の二つのソースドライバSD (n 、 $n+1$) を示している。

【0120】

ここで、 n で示されるソースドライバSDは走査信号駆動回路V側に位置づけられ、 $n+1$ で示されるソースドライバSDはそれより遠い側に位置づけられている。

【0121】

そして、各ソースドライバSDに入力される階調生成用電圧は、 n で示されるソースドライバSDに入力される際に電圧降下手段VDSによって電圧降下されるように構成され、 $n+1$ で示されるソースドライバSDに入力される階調生成用電圧よりも電圧値が小さくなるように構成されている。

【0122】

すなわち、走査信号駆動回路Vから遠いソースドライバSDから該走査信号駆動回路Vに近いソースドライバSDにかけて、それぞれ順次電圧降下された階調生成用電圧が入力されて、該階調生成用電圧に対応する映像信号が各ドレイン信号線DLに入力されるようになっている。

【0123】

図23は、任意のゲート信号線GLの走査信号駆動回路Vから入力される走査信号と、前記nで示されるソースドライバSDから出力される映像信号、 $n+1$ で示されるソースドライバSDから出力される映像信号と、これら対応する画素に供給される画素電圧との関係を示したタイミングチャートである。

【0124】

走査信号は走査信号駆動回路Vから遠ざかるにつれ波形の歪が生じるとともに、映像信号は該走査信号駆動回路Vから遠ざかるにつれその電圧値が上昇している。そして、このことから、画素に供給される画素電圧は、走査信号駆動回路Vからの遠近に拘わらずほぼ様な波形を得ることができる。

【0125】

これにより、走査信号駆動回路Vからの遠近によって生じる輝度むらの発生を防止することができる。

【0126】

実施例11.

図24は、本発明による表示装置の他の実施例を示す図で、実施例10をさらに改良した構成となっている。

【0127】

すなわち、対応する電圧降下手段VDSを介してそれぞれソースドライバSDに階調生成用電圧が入力されるが、それぞれの電圧降下手段VDSには調整量変更情報が入力されるようになっている。

【0128】

調整量変更情報は、たとえば大きさ等の異なる種類の液晶表示パネルに応じて設定される情報からなり、この情報の入力によって各電圧降下手段はその電圧降下量を設定するようになっている。

【 0 1 2 9 】

実施例 1 2.

図 2 5 は、本発明による表示装置の他の実施例を示す図で、ソースドライバ S D の構成を示している。

【 0 1 3 0 】

このソースドライバ S D からの各映像信号を、走査信号駆動回路 V から遠ざかるゲート信号線 G L における走査信号の遅延に応じて、該走査信号駆動回路 V から遠ざかる各ドレイン信号線 D L に順次遅延させて供給する構成としたものである。

【 0 1 3 1 】

すなわち、ラッチアドレスセクタ R A S、データラッチ D R (1)、データラッチ D R (2)、デコーダ D D、およびアンプ A M P を有するソースドライバ S D において、前記データラッチ D R (2) に入力されるラッチパルスの入力にもない、アンプ A M P から出力される各映像信号は、それぞれ遅延手段 d 1、d 2、d 3、……、d n によって、走査信号駆動回路 V から遠ざかるにつれ順次遅延量が増加されて各ドレイン信号線 D L に供給されるようになっている。

【 0 1 3 2 】

この場合、前記ラッチパルスは遅延手段 D M 1 に入力され、その遅延されたラッチパルスは走査信号駆動回路 V から遠ざかる方向に隣接するソースドライバ S D のデータラッチ D R (2) に入力されている。この遅延手段におけるラッチパルスの遅延量は、一つのソースドライバ S D がその各ドレイン信号線 D L に順次遅延をもたらして映像信号を供給したのち、ほぼ同じ遅延量で隣接するソースドライバ S D の最初の映像信号が供給されるように設定されている。

【 0 1 3 3 】

これにより、複数の並設されたソースドライバ S D からなる映像信号駆動回路 H e は、走査信号駆動回路 V 側から順次並設された各ドレイン信号線 D L に該順番通りに同じ遅延量で順次供給されることになる。

【 0 1 3 4 】

また、この実施例では、上述した各遅延手段 d 1、d 2、……、d n、および

DM1に調整量変更情報が入力されるように構成されている。実施例10と同様に、液晶表示パネルの大きさ等の種類に応じた適当値を入力させ、これにより各遅延手段に最適の遅延量を設定するためである。

【0135】

図26(a)、(b)は、当該ソースドライバSDに入力されるラッチパルス、該ソースドライバSDから出力される映像信号、および該ソースドライバSDと走査信号駆動回路と遠ざかる方向に隣接するソースドライバSDに入力ラッチパルスの関係を示したタイミングチャートである。図26(a)は調整量変更情報に相当する値が小さい場合、図26(b)は大きい場合を示している。

【0136】

手段13.

図27は、本発明による表示装置の他の実施例を示す構成図で、たとえばコンピュータ等から得られる表示データをソースドライバSDに入力させる前段に演算手段CLCを介している。

【0137】

この演算手段CLCは、その入力として前記表示データの他に、面内輝度傾斜に関する情報が入力され、その出力として前記ソースドライバSDに入力させる輝度データが出力されるようになっている。

【0138】

図28(a)は前記面内輝度傾斜に関する情報に相当するもので、次の手順で作成されるようになっている。まず、液晶表示装置の各画素に供給する表示データである白データ（輝度255）を生成し、それをそのまま輝度データとして該液晶表示装置に入力させる。そして、これによって表示される各画素の表示輝度レベルを計測する。

【0139】

図28(a)において、たとえばゲート信号線GLに沿った各画素群を示しており、これら画素群の各表示輝度レベルは、走査信号駆動回路側から、たとえば255、255、255、255、……、255、254、253、252として計測され、最後の3つ目から順次輝度が低下していることになる。

【 0 1 4 0 】

この各表示輝度レベルは前記面内輝度傾斜に関する情報として用いられ、前記演算手段に入力される。該演算手段では、図 2 8 (b) に示すように、該各表示輝度レベルによって、まず、最低輝度レベルが 2 5 2 であることを認識し、前記表示輝度レベルのうち輝度低下が生じていない画素にはその輝度データを 2 5 2 に、すなわち 2 5 5 から 2 5 2 に置き換える。

【 0 1 4 1 】

そして、走査信号駆動回路 V 側から遠ざかる各画素において、その最後の 3 つ目からの各画素に供給する輝度データは、順次輝度低下の生じた分だけ基準の輝度データ 2 5 2 に対して増加させるようにする。

【 0 1 4 2 】

このことから、補正された輝度データは、走査信号駆動回路 V 側から、2 5 2、2 5 2、2 5 2、2 5 2、……、2 5 2、2 5 3、2 5 4、2 5 5 となる。すなわち、補正された輝度データは、最も輝度低下の生じた部分を基準輝度とし、輝度低下が生じた部分はその低下に応じて基準輝度に対して輝度を向上させるようになっている。

【 0 1 4 3 】

この補正された輝度データをソースドライバ SD に輝度データとして入力させることにより、図 2 8 (c) に示すように、液晶表示パネルに表示される各画素の輝度レベルは 2 5 2、2 5 2、……、2 5 2、2 5 2、2 5 2、2 5 2 となり、輝度むらを解消できる。

【 0 1 4 4 】

この場合、液晶表示パネルに表示される全体の輝度は 2 5 5 から 2 5 2 に低下するが、輝度 2 5 5 に相当する明るさを得ようとする場合、たとえば液晶表示パネルの背面に配置されるバックライトの光量を多少大きくすることによって解決できる。

【 0 1 4 5 】

上述した説明では、それを判り易くするため、ソースドライバ SD に入力させる駆動データを白表示のデータとしたものであるが、通常の映像用の駆動データ

であってもそのまま適用できるようになる。すなわち、面内輝度傾斜に関する情報によって、輝度傾斜が発生する領域を認識するようにする。そして、その領域のうち最低（それに近くても可）の輝度レベルを認識するようにする。さらに、該最低の（それに近くても可）輝度レベルを基準レベルとして輝度傾斜の生じていない領域の表示データの輝度をその輝度に応じて低下させるとともに、輝度傾斜が生じている領域の各部分の表示データの輝度をその低下分に応じて前記基準レベルに対して輝度を向上させるようにする。

【 0 1 4 6 】

なお、前記輝度レベルは輝度傾斜が発生する領域のうち必ずしも最低の輝度レベルでなくてもよいとしたのは、目視による認識において輝度が均一であれば足りるからである。

【 0 1 4 7 】

実施例 1 4 .

図 2 9 は、本発明による表示装置の他の実施例を示す図で、たとえばコンピュータ等から得られる表示データをソースドライバ S D に入力させる前段に多色化演算手段 M C L を介している。

【 0 1 4 8 】

この多色化演算手段 M C L は、その入力として前記表示データの他に、面内輝度傾斜に関する情報が入力され、その出力として前記ソースドライバ S D に入力させる輝度データが出力されるようになっている。

【 0 1 4 9 】

該多色化演算手段 M C L は、実施例 1 3 に示した演算手段 C L C とほぼ同様の動作を行なうが、該演算手段 C L C と異なり、得られた補正データの各階調をたとえば 2 5 6 個に振り分ける構成が付加されていることにある。

【 0 1 5 0 】

すなわち、実施例 1 3 に示した演算手段により得られる補正データは、2 5 6 階調の表示が可能にも拘わらず、輝度の均一化を図るためにたとえば 2 5 2 階調からなる表示色数にすることをあまじなものとなっている。

【 0 1 5 1 】

このため、本実施例では、実施例 1 3 で得られる 0 階調から 2 5 2 階調までの輝度範囲内において、2 5 6 個の階調に振り分け、これにより 0 階調から 2 5 5 階調までの新たな階調を生成させ、合計 2 5 6 階調表示が達成できる表示色数を得るようにしたものである。

【0 1 5 2】

図 3 0 において、多色化演算手段に入力されるたとえば 8 ビットからなる表示データが、0、1、2、3、4、2 5 5、……、2 5 5、2 5 5、2 5 5、2 5 5 だとし、実施例 1 3 と同様に最後の 3 つ目から順次輝度が低下している場合、その 3 つの表示データに対して実施例 1 3 に示したと同様の処理を行なう。

【0 1 5 3】

そして、その他の表示データに対しては、0 階調から 2 5 2 階調までの輝度範囲内において、2 5 6 個の階調に振り分ける補正を行なう。

【0 1 5 4】

これにより、得られる補正データは、0、0. 7 5、1. 5、2. 2 5、3、2 5 2、……、2 5 2、2 5 3、2 6 4、2 5 5 となり、駆動データとして出力されるようになる。この補正データは合計 2 5 6 階調表示が達成できる表示色数となっている。

【0 1 5 5】

液晶表示パネルに表示される表示輝度レベルは、0、0. 7 5、1. 5、2. 2 5、3、2 5 2、……、2 5 2、2 5 2、2 6 2、2 5 2 となり、輝度傾斜が生じる部分において輝度が均一となるのはもちろんのこと、全体として 0 階調から 2 5 5 階調までの輝度範囲で表示ができるようになる。

【0 1 5 6】

上述した各実施例はそれぞれ単独に、あるいは組み合わせて用いても良い。それぞれの実施例での効果を単独であるいは相乗して奏することができるからである。

【0 1 5 7】

また、上述した各実施例は液晶表示装置を一実施例として説明したものであるが、たとえば有機 E L 表示装置等の他の表示装置等にも適用できることはいうま

でもない。

【 0 1 5 8 】

【発明の効果】

以上説明したことから明らかになるように、本発明による表示装置によれば、たとえ大型化されても、輝度むらの発生を抑制できるようになる。

【図面の簡単な説明】

【図 1】

本発明による表示装置、たとえば液晶表示装置の全体構成の一実施例を示す平面図である。

【図 2】

本発明による表示装置に組み込まれるソースドライバ S D の一実施例を示したブロック図である。

【図 3】

前記ソースドライバ S D のうちアンプに相当する部分の一実施を示した回路図である。

【図 4】

前記ソースドライバ S D において、走査ライン位置情報がたとえば 3 0 の場合と 7 0 0 の場合とを例にとり、それぞれの場合の S 0 ～ S 3 の信号、アンプ回路 A 1、A 2、A 3、A 4 による駆動能力、画素に印加される映像信号の波形を示す説明図である。

【図 5】

本発明による表示装置に組み込まれるソースドライバ S D の他の実施例を示したブロック図である。

【図 6】

前記ソースドライバ S D の近端側から遠端側へのゲート信号線 G L の選択による走査ライン位置情報に応じた、階調生成用電圧 V_{top} の変化の様子、および該階調生成用電圧 V_{top} によって得られる階調生成用レファレンス電圧 $V_0 \sim V_7$ の変化の様子を示した説明図である。

【図 7】

本発明による表示装置に組み込まれるゲートドライバGDの他の実施例を示したブロック図である。

【図 8】

ソースドライバSDの近端側から遠端側へのゲート信号線GLの選択による走査ライン位置情報に応じた、走査信号（オン電圧）の変化の様子、および走査ライン位置情報がたとえば30の場合と700の場合とを例にとり、それぞれの場合の走査信号の波形を示す図である。

【図 9】

本発明による表示装置に組み込まれるソースドライバSDの他の実施例を示したブロック図である。

【図 1 0】

ソースドライバSDの近端側から遠端側へのゲート信号線GLの選択による走査ライン位置情報に応じた、階調生成用電圧 V_{top} の変化の様子を示す図である。

【図 1 1】

本発明による表示装置に組み込まれるソースドライバSDの他の実施例を示したブロック図である。

【図 1 2】

ソースドライバSDの近端側から遠端側へのゲート信号線GLの選択による走査ライン位置情報に応じた、ソースドライバSDからの映像信号の遅延量の変化を示す図である。

【図 1 3】

本発明による表示装置に組み込まれるソースドライバSDの他の実施例を示したブロック図である。

【図 1 4】

フレーム開始情報、ラッチパルスとのタイミングチャートと、これにより得られる走査ライン位置情報との関係を示した図である。

【図 1 5】

本発明による表示装置の他の実施例を示す回路図で、表示制御回路TCONと

ソースドライバSDとの間の信号伝送を示した図である。

【図 1 6】

表示データバスに伝送される表示データと走査ライン位置情報、およびソースドライバSD内において、ラッチされる走査ライン位置情報の関係を示す図である。

【図 1 7】

本発明による表示装置の他の実施例を示す回路図で、表示制御回路TCONとソースドライバSDとの間の信号のうちラッチパルスの伝送を示した図である。

【図 1 8】

表示制御回路TCONからソースドライバSDへ送出されるラッチパルスとそれに重畳される走査ライン位置情報との関係を示した図である。

【図 1 9】

本発明による表示装置の他の実施例を示す説明図で、複数のゲートドライバGDからなる走査信号駆動回路のうちの一つのゲートドライバGDの構成を示している。

【図 2 0】

前記デコーダの構成の一実施例を示す回路図であり、簡単のため隣接する任意の二つのゲート信号線GL (n、n+1) に走査信号を出力される部分を示している。

【図 2 1】

電圧選択手段VS_n、VS_{n+1}のそれぞれに入力される電圧選択信号n、n+1と、該電圧選択手段VS_n、VS_{n+1}から出力されるオン電圧n+1、n+2の関係を示したタイミングチャートである。

【図 2 2】

本発明による表示装置の他の実施例を示す図で、複数のソースドライバSDのうち、隣接する任意の二つのソースドライバSD (n、n+1) を示している。

【図 2 3】

任意のゲート信号線GLの走査信号駆動回路から入力される走査信号と、前記nで示されるソースドライバSDから出力される映像信号、n+1で示されるソ

ースドライバSDから出力される映像信号と、これら対応する画素に供給される画素電圧との関係を示したタイミングチャートである。

【図24】

本発明による表示装置の他の実施例を示す図で、複数のソースドライバSDのうち、隣接する任意の二つのソースドライバSD (n 、 $n+1$) を示している。

【図25】

本発明による表示装置の他の実施例を示す図で、ソースドライバSDの構成を示している。

【図26】

前記ソースドライバSDに入力されるラッチパルス、該ソースドライバSDから出力される映像信号、および該ソースドライバSDと走査信号駆動回路と遠ざかる方向に隣接するソースドライバSDに入力ラッチパルスの関係を示したタイミングチャートである。

【図27】

本発明による表示装置の他の実施例を示す構成図で、たとえばコンピュータ等から得られる表示データをソースドライバSDに入力させる前段の構成を示した図である。

【図28】

図27に示す演算手段の演算方式を示した説明図である。

【図29】

本発明による表示装置の他の実施例を示す構成図で、たとえばコンピュータ等から得られる表示データをソースドライバSDに入力させる前段の構成を示した図である。

【図30】

図29に示す多色化演算手段の演算方式を示した説明図である。

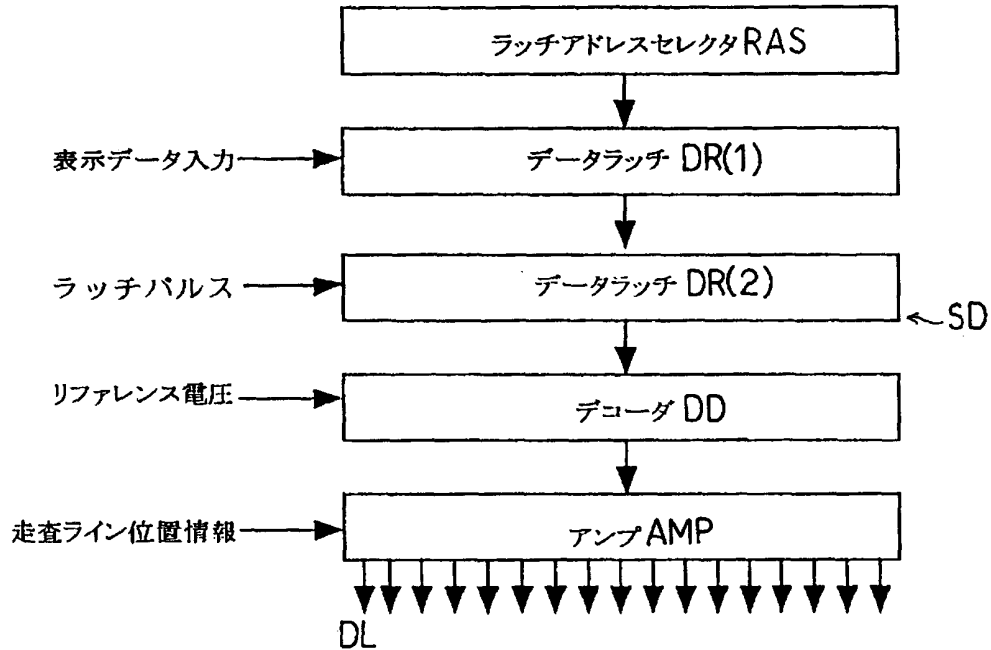
【符号の説明】

SUB…透明基板、GL…ゲート信号線、DL…ドレイン信号線、CL…対向電圧信号線、TFT…薄膜トランジスタ、PX…画素電極、CT…対向電極、SD…ソースドライバ、He…映像信号駆動回路、GD…ゲートドライバ、V…走査

信号駆動回路、TCON…表示制御回路。

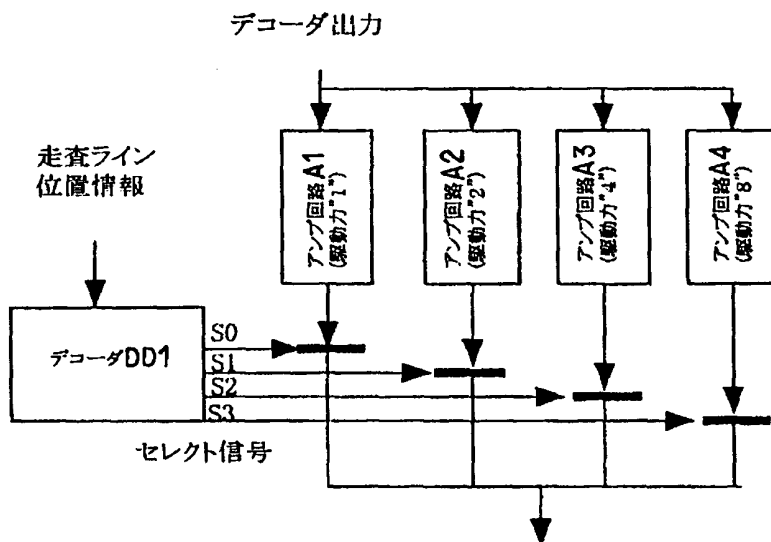
【図 2】

図 2



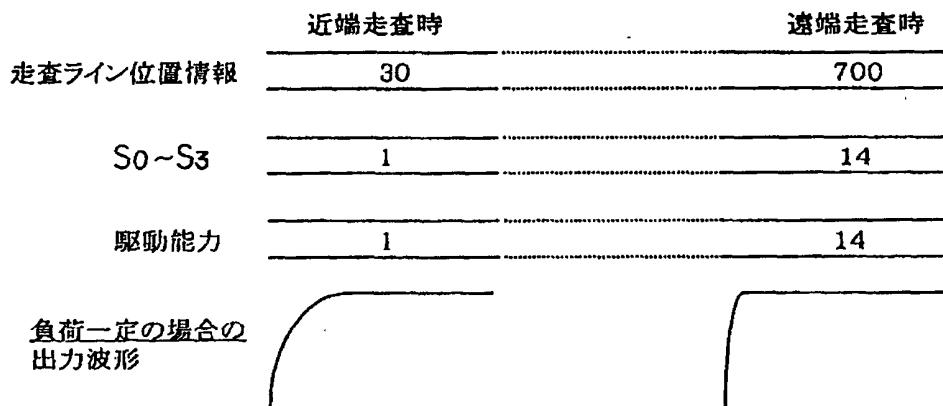
【図 3】

図 3



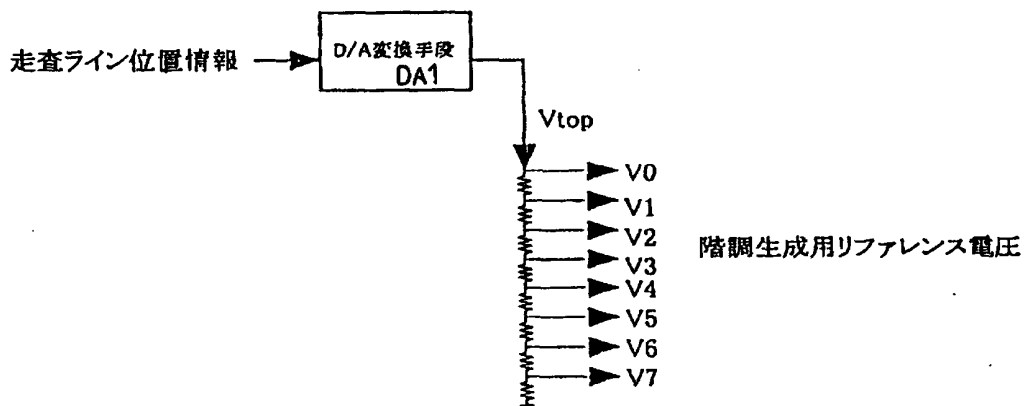
【図 4】

図 4



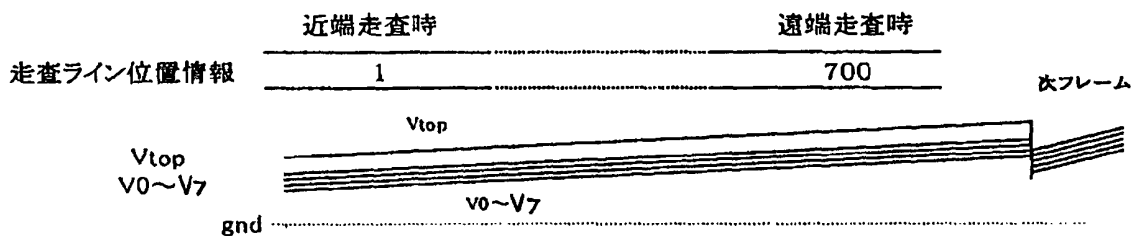
【図 5】

図 5



【図 6】

図 6



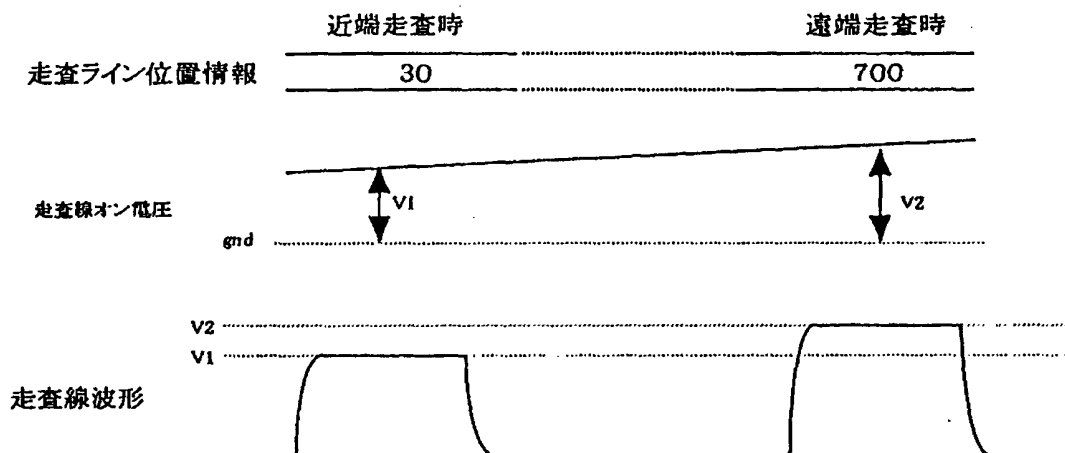
【図 7】

図 7



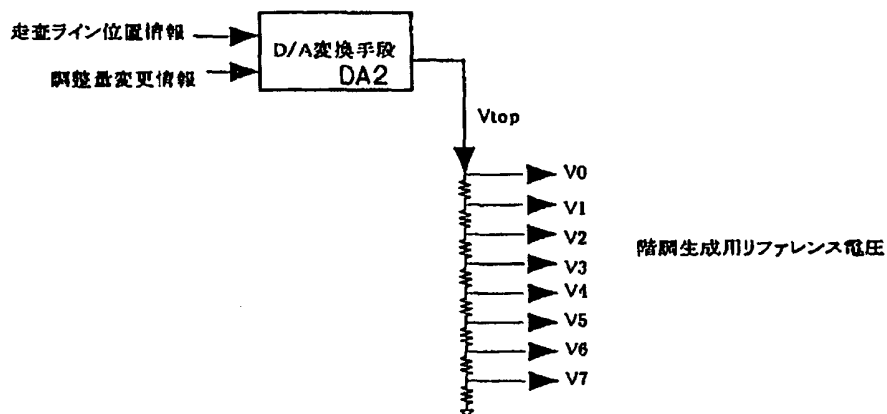
【図 8】

図 8



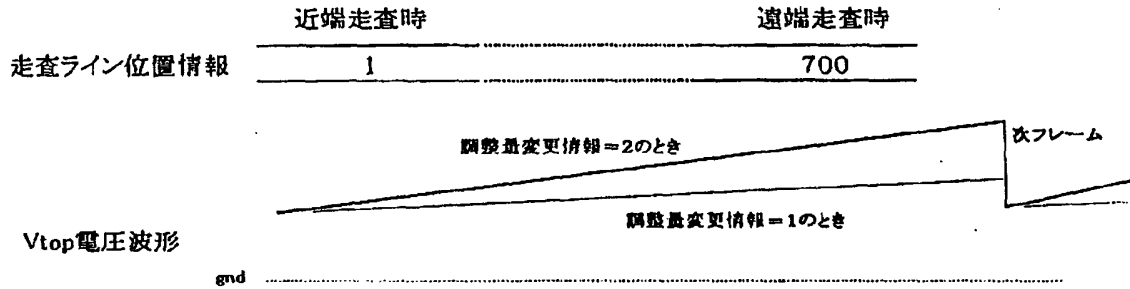
【図 9】

図 9



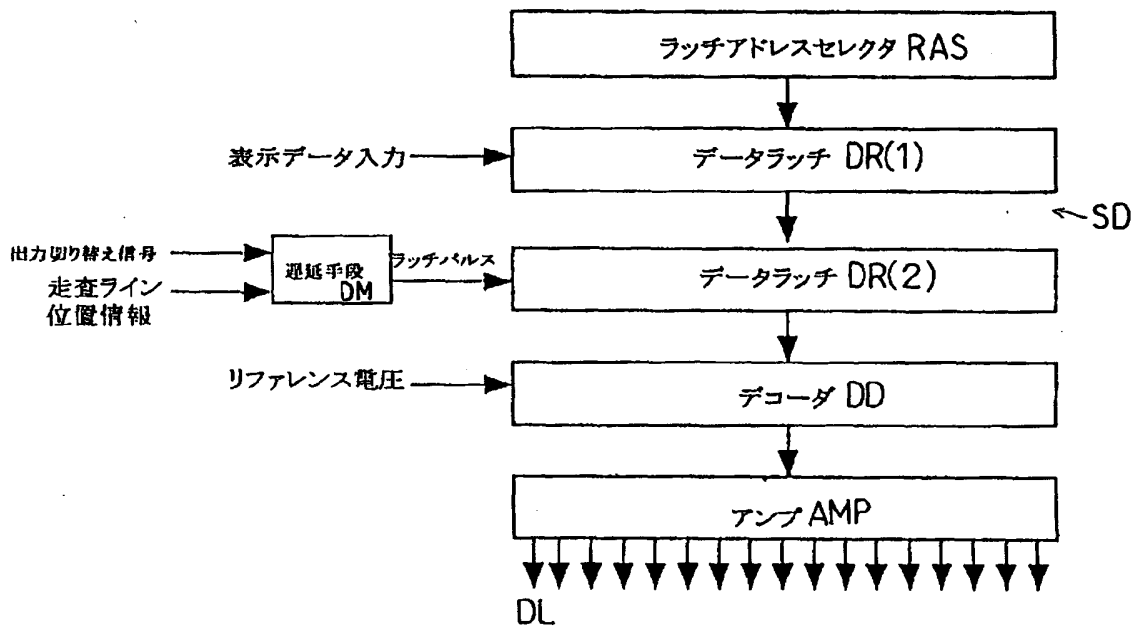
【図 10】

図 10



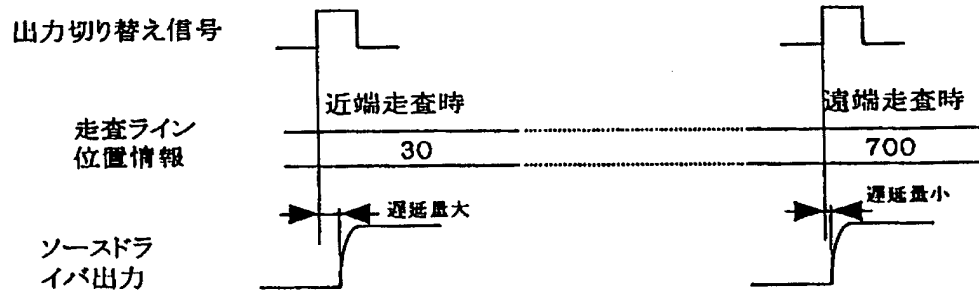
【図 11】

図 11



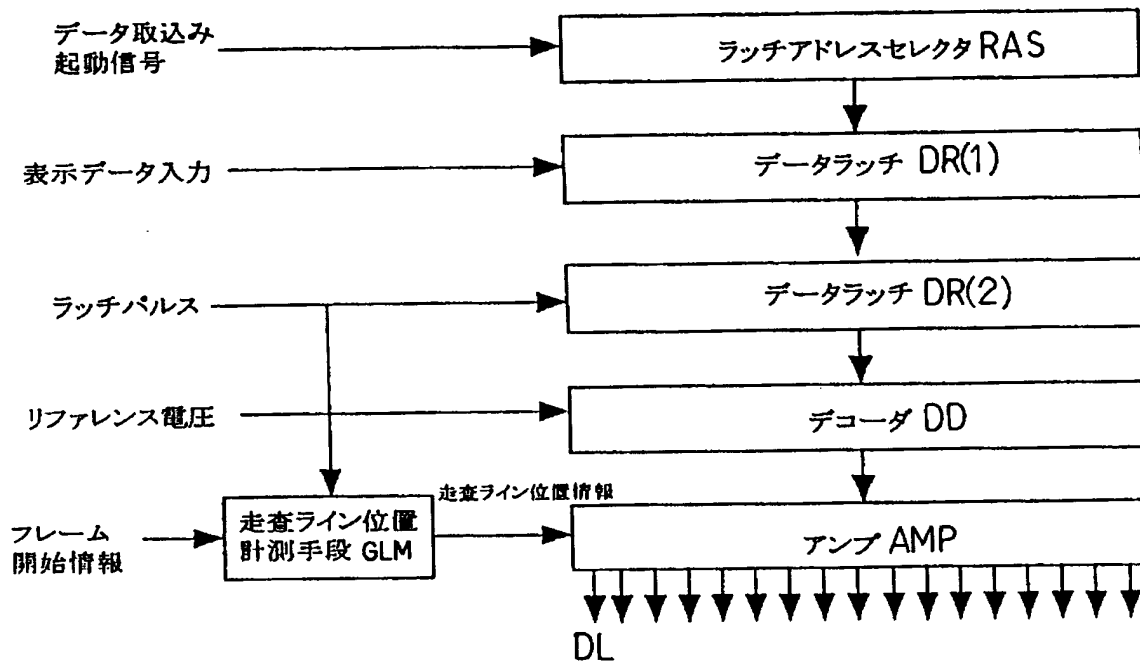
【図 1 2】

図 1 2



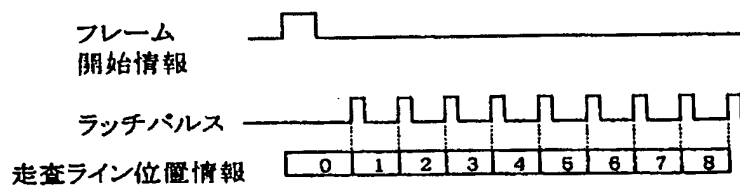
【図 1 3】

図 1 3



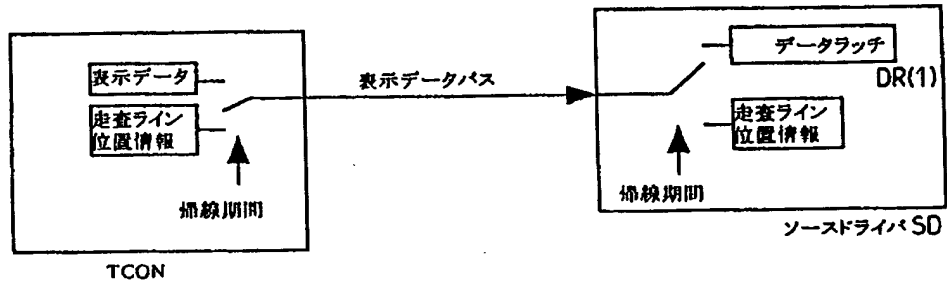
【図 1 4】

図 1 4



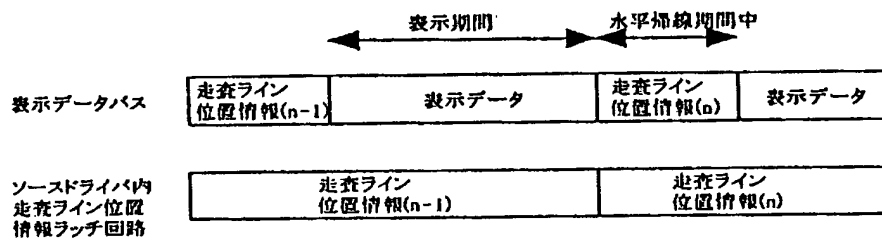
【図 15】

図 15



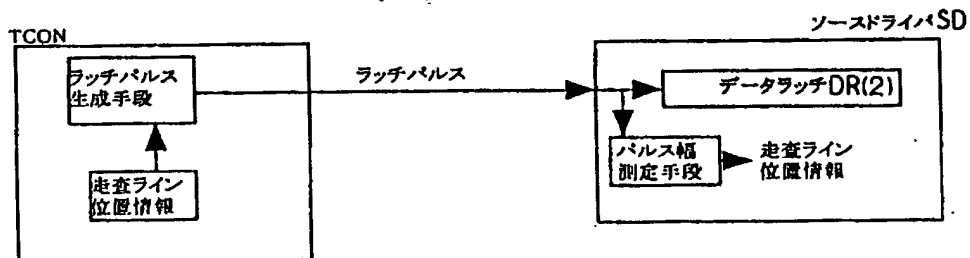
【図 16】

図 16



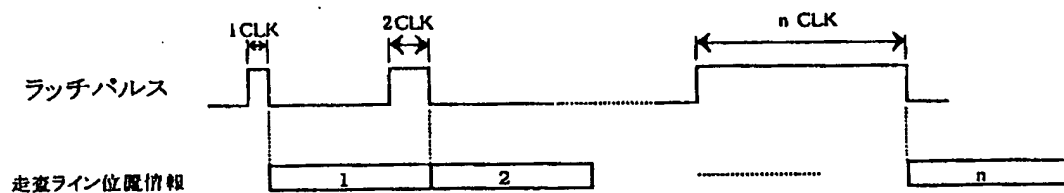
【図 17】

図 17



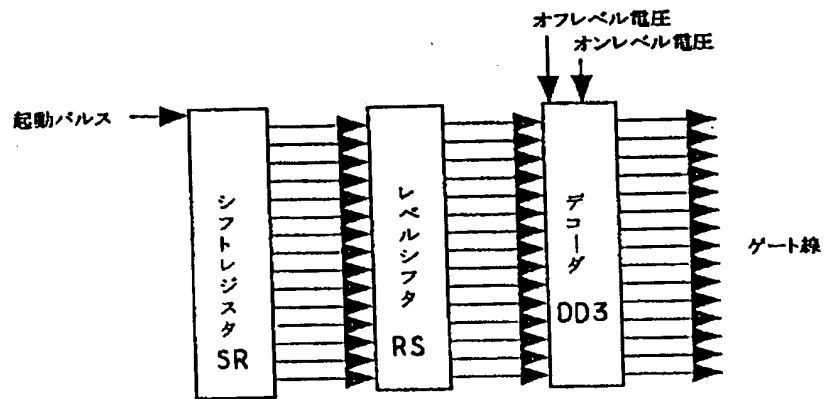
【図 18】

図 18



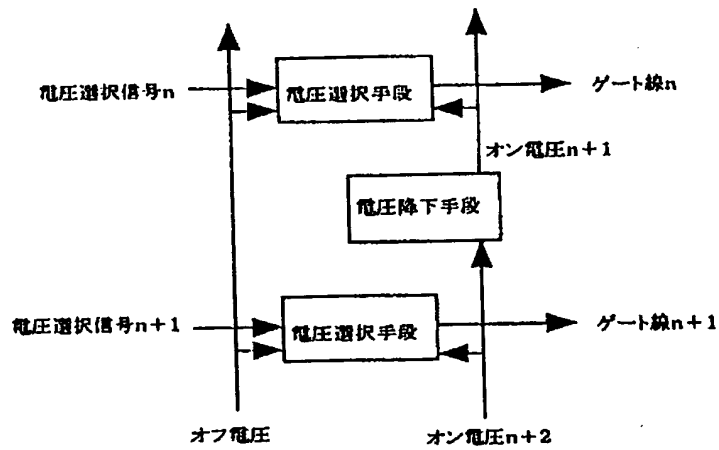
【図19】

図 19



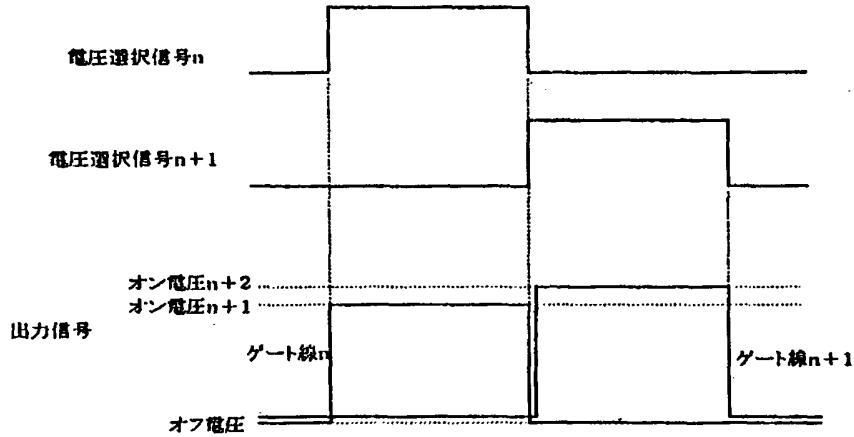
【図20】

図 20



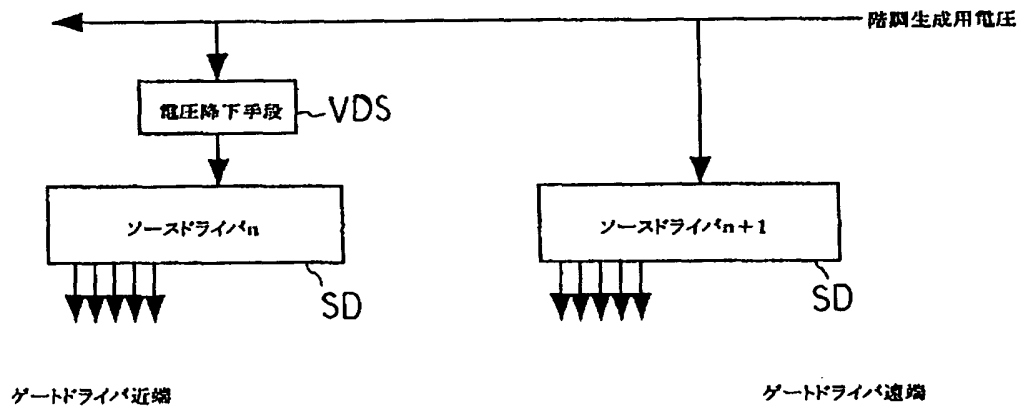
【図 2 1】

図 2 1



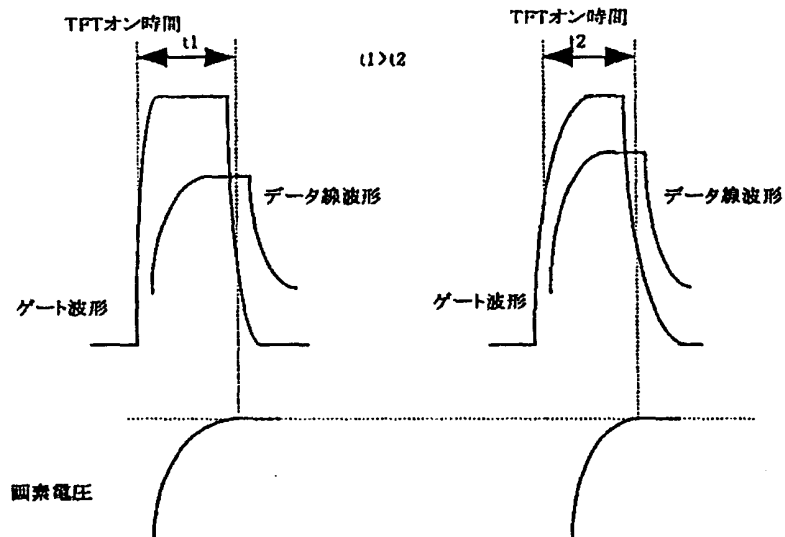
【図 2 2】

図 2 2



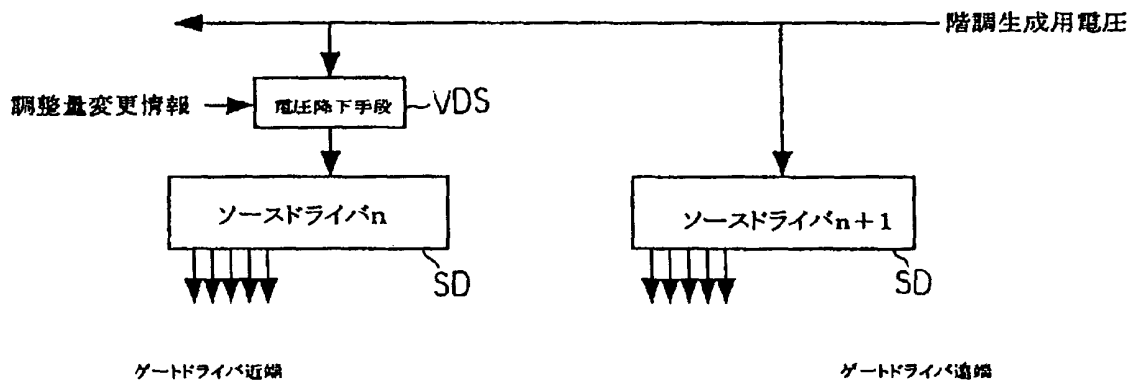
【図 23】

図 23



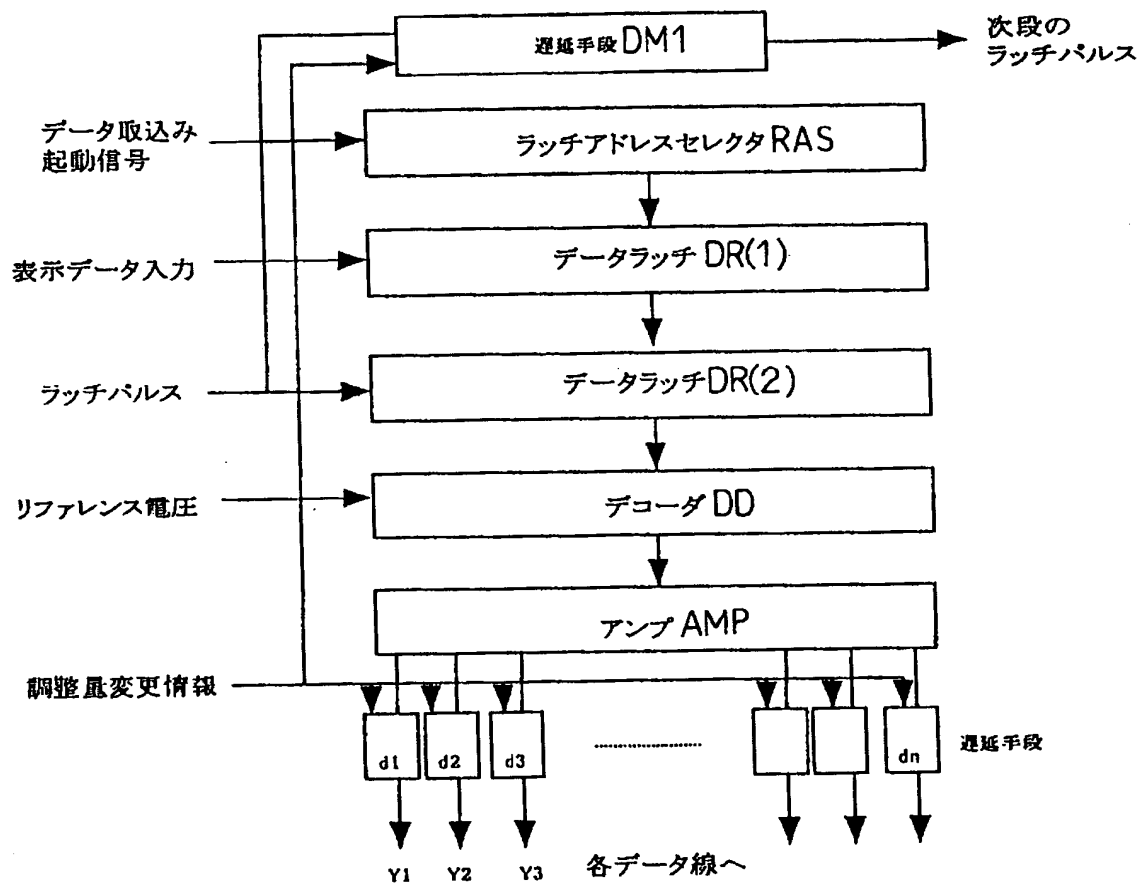
【図 24】

図 24



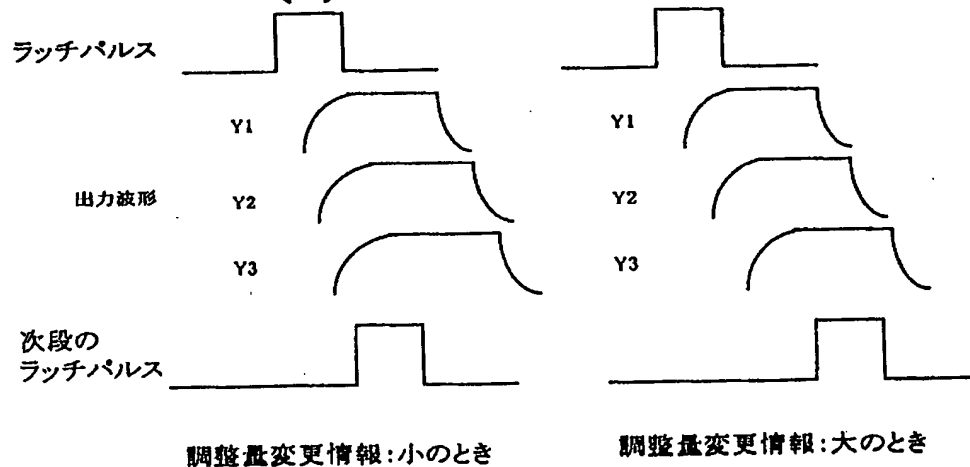
【図 25】

図 25



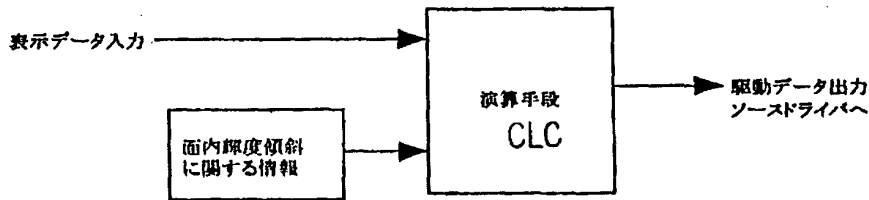
【図 26】

(a) 図 26 (b)



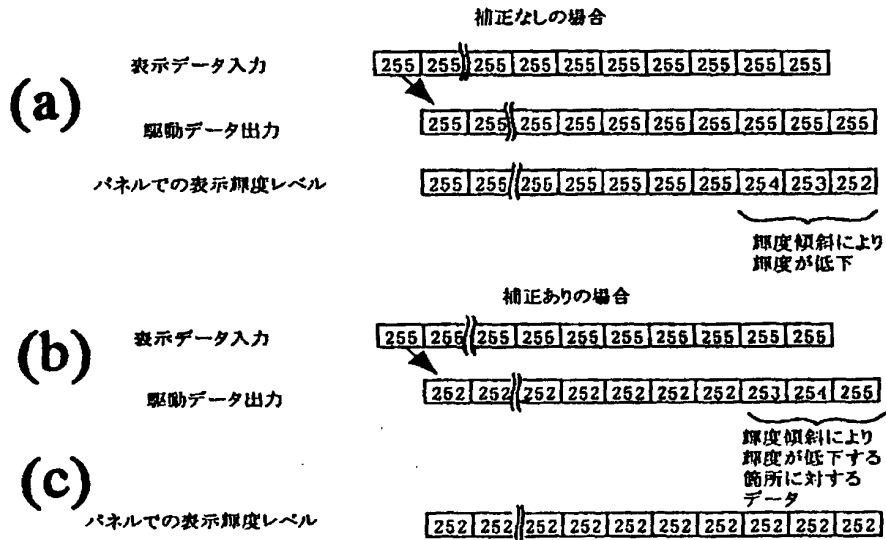
【図 27】

図 27



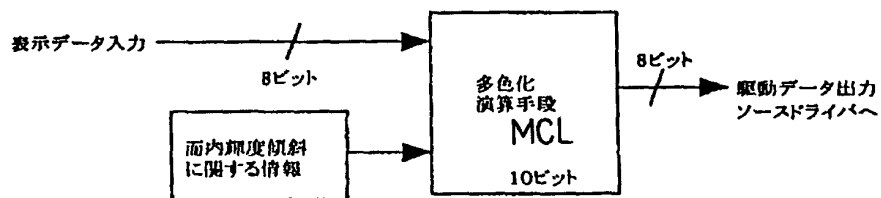
【図 28】

図 28



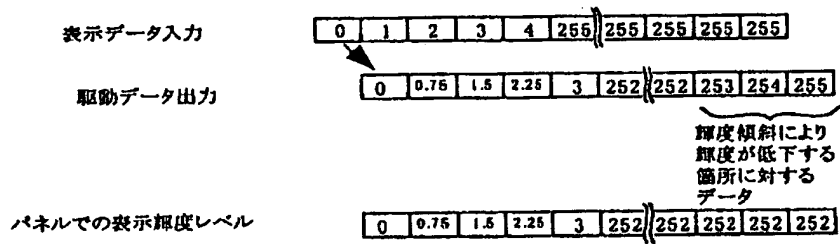
【図 29】

図 29



【図 30】

図 30



【書類名】 要約書

【要約】

【課題】 輝度むらを防止する。

【解決手段】 基板面に、並設された複数のゲート信号線とこれら各ゲート信号線に交差して並設された複数のドレイン信号線とで囲まれる領域を画素領域とし

、
これら画素領域にゲート信号線からの走査信号によって駆動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線から信号が供給される電極とを少なくとも有する画素を構成し、

前記各ドレイン信号線の少なくとも一端側から信号を供給する映像信号駆動回路を有し、

該映像信号駆動回路は、ある画素に対し、それより該映像信号駆動回路側に位置する画素よりも駆動能力を増大させる増幅器を介して信号を供給する。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願 2002-256573
受付番号	50201306556
書類名	特許願
担当官	第二担当上席 0091
作成日	平成14年 9月 3日

<認定情報・付加情報>

【提出日】	平成14年 9月 2日
-------	-------------

【書類名】 出願人名義変更届（一般承継）
【整理番号】 330200212
【提出日】 平成15年 1月22日
【あて先】 特許庁長官殿
【事件の表示】
 【出願番号】 特願2002-256573
【承継人】
 【識別番号】 502356528
 【氏名又は名称】 株式会社日立ディスプレイズ
【承継人代理人】
 【識別番号】 100083552
 【弁理士】
 【氏名又は名称】 秋田 収喜
 【電話番号】 03-3893-6221
【提出物件の目録】
 【包括委任状番号】 0214234
 【物件名】 承継人であることを証する書面 1
 【援用の表示】 特願2002-220607の出願人名義変更届に添付
 のものを援用する。
【ブルーフの要否】 要

出 願 人 履 歴 情 報

識別番号

[000005108]

1. 変更年月日	1990年 8月31日
[変更理由]	新規登録
住 所	東京都千代田区神田駿河台4丁目6番地
氏 名	株式会社日立製作所

出 願 人 履 歴 情 報

識別番号

[502356528]

1. 変更年月日	2002年10月 1日
[変更理由]	新規登録
住 所	千葉県茂原市早野3300番地
氏 名	株式会社 日立ディスプレイズ